

MULTICHIP MODULE

Patent Number: JP7131063
Publication date: 1995-05-19
Inventor(s): ITO SOICHI
Applicant(s):: NEC CORP
Requested Patent: ☐ JP7131063
Application Number: JP19930273338 19931101
Priority Number(s):
IPC Classification: H01L31/12 ; H01L21/82 ; H01L27/15
EC Classification:
Equivalents:

Abstract

PURPOSE:To enhance the performance of a multichip as a whole while reducing the clock skew by employing means for transmitting an optical clock signal between the multichips.

CONSTITUTION:The multichip module 11 comprises a semiconductor chip 13 comprising a function block 15, a light receiving element 100, a function block 16, and a light receiving element 101, a semiconductor chip 14 comprising a function group 17, and a light receiving element 102, and a semiconductor chip 18 comprising a light emitting element 19. The light emitting element 19 is provided with an electric clock signal from the external terminal 12 of the multichip module 11 through a wiring 103 and the electric clock signal is converted into an optical signal. The optical signal is received by the light receiving elements 100-102 and converted into an electric signal which is delivered to the function blocks 15-17.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-131063

(43) 公開日 平成7年(1995)5月19日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L 31/12		Z 7210-4M		
21/82				
27/15	D	8832-4M		
		8122-4M	H 0 1 L 21/ 82	W

審査請求 有 請求項の数 6 O L (全 7 頁)

(21) 出願番号 特願平5-273338

(22) 出願日 平成5年(1993)11月1日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 伊藤 荘一

東京都港区芝五丁目7番1号 日本電気株式会社内

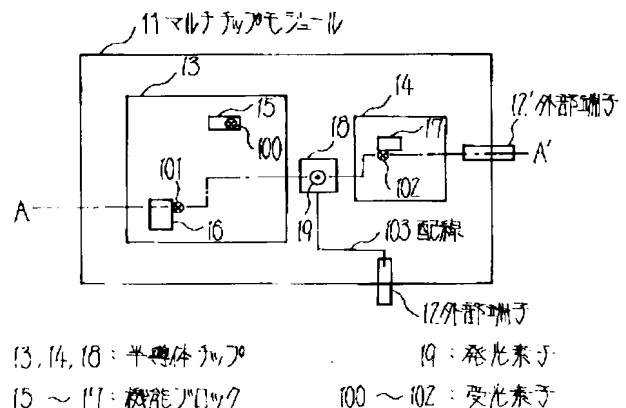
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 マルチチップモジュール

(57) 【要約】

【目的】 マルチチップモジュールにおいて、クロック信号をマルチチップ間で光信号で伝送する手段を用いることにより、マルチチップモジュール全体としての性能の向上と、クロックスキューの低減をする。

【構成】 マルチチップモジュール11内に機能ブロック15および受光素子100と機能ブロック16および受光素子101とを有する半導体チップ13と、機能ブロック17および受光素子102とを有する半導体チップ14と、発光素子19を有する半導体チップ18とを備え、発光素子19にはマルチチップモジュール11の外部端子12から配線103を介してクロックの電気信号が与えられ、発光素子19によって光信号に変換される。その光信号を受光素子100・101が受信し、電気信号に変換して機能ブロック15・17に供給される。



13, 14, 18: 半導体チップ

15 ~ 17: 機能ブロック

19: 発光素子

100 ~ 102: 受光素子

3

る電気素子に結合した半導体光検出素子が一体化形成されている。これら論理ユニットにクロック信号を供給する場合は、クロック信号を半導体発光素子に供給し、クロック信号に応じた光信号を放出させ、この光信号を各論理ユニットごとの光検出素子で一斉に検出され、この検出されたクロック信号が論理ユニットの論理回路を構成する電気素子に供給されるようにしている。

【 0 0 0 9 】さらに他の手法の例が、特開第 1 - 2 2 8 0 0 8 号公報に記載されている。この手法は、発光素子を内蔵したクロック発生回路と各種論理ブロックとが光導波路で接続され、外部から供給されたクロックの原発振信号がクロック発生回路で基本クロック信号に分周された後、発光素子により、光に変換され光導波路を伝播されて各種論理ブロック内の受光回路に入射される。各種論理ブロック内ではこの受光回路により光信号が基本クロック信号に戻され、分周された後各種論理回路に供給されるとしている。

$$\begin{bmatrix} 0 & 0 & 1 & 0 \end{bmatrix}$$

【発明が解決しようとする課題】上述した従来の手法のうち、クロック・ラッチ・リセツトの手法は、クロック信号が分配される各機能ブロックの形状とI/Oチップ内部の配線位置から厳密に配線長を調整することは出来ず、さらに配線位置の隣接配置や交叉による遅延数値ばらつきを正確に反映させることはCADツールに多岐な負担となり、設計の遅延時間の増大および設計容量の増大を招いている。すなわちこの手法はI/Oチップの性能向上に限界がある。

【0011】また、パルス信号を光で伝送する伝送側では、特に、同一ICチップ上に高価な光信号を電気信号に変換する一種の素子およびこの電気信号で動作する回路素子を一体形成するには、現状ではさらなる半導体技術の進展を必要とし、回路素子に照準を合せた製造プロセスを採用する（光格出素子の応答速度およびつばむつきが大きいなど）。また、光格出素子に照準を合せると、回路素子の高速動作が望みず、大規模システムの大型・チップ形成が困難となる。

【００１２】本発明の目的は、上述の欠点を鑑みながら、もつて、一、各機能の個々の機能に最適な現技術での実装可能な部を割り、それぞれ機能の１チップ化する。しかも、それぞれ１Ｃチップを１つづつ１チップ内で相互に接続可能なチップ間接続部を形成し、で、クロック信号を各チップ間にて電信号で伝送する手段を用いる。さらに、各チップの電源ライン全体として、電源供給ライン、グランドラインを形成する目的である。

【 () () 1 3 3 】

[illegible]

4

されたマルチチップモジュールにおいて、前記複数の半導体チップのうち少なくとも1つが受光素子を有し、この受光素子に光信号を与える光信号供給手段を備えたことを特徴とする。

【0014】また、前記複数の半導体チップのうち少なくとも1つは前記光信号を発生する発光素子であることができる。

【００１５】さらに、前記光信号供給手段は、前記マイクロ基板および前記複数の半導体チップが所定のパッケージに封入され、かつ前記パッケージと前記複数の半導体チップとの間は所定の大きさの空洞が設けられ、かつ前記発光素子と前記受光素子以外の前記半導体チップ表面と前記空洞内面および前記マイクロ基板表面には前記光信号を反射する反射層が形成されるようにすることもできる。

【００１６】さらにまた、前記光信号供給手段は、前記空洞内の上面および側面の少なくとも一方の面上に、外部に接続された光ファイバー視路の終端部が配設され、この終端部から前記光信号が前記受光素子に供給されるように構成することゝなされる。

【0017】また、前記光信号供給手段は、前記モジュール基板および前記複数の半導体素子群が前記外部電圧に注入され、かつ前記光信号と前記複数の半導体素子群との間には所定の大きさの隙間が設けられ、かつ前記発光素子と前記受光素子とが、前記半導体素子の表面および前記モジュール基板表面には前記光信号を吸収する非反射層が形成され、前記異側内面には反射層が形成されるように構成されることを要する。

【0018】さらに、前記マレチン酸で覆われた中空（とも）組のマレチン酸モジュールの前記複数の導体チップが搭載面が対向するよう所定の距離を保持して配置され、一方の前記マレチン酸モジュールに前記発光素子が搭載され、他方の前記マレチン酸モジュールに前記発光素子が搭載することがされる。

【 0 0 1 9 】

【実施例】次に本発明を全図を参照しながら説明する。

[illegible][illegible]

7に供給される。

【0022】ここで外部端子12と発光素子19の間の伝搬時間を1.5nsec、発光素子19での電気-光変換時間を0.5nsec、発光素子19から受光素子10までの光伝搬時間を0.03nsec(約1cm)、発光素子19から受光素子101までの光伝搬時間を0.1nsec(約3cm)、発光素子100、101および102の光-電気信号変換時間およびその近傍の機能ブロックまでの遅延時間を1nsecとすると、外部端子12から機能ブロック16までは1.5+0.5+0.1+1=3.1nsec、外部端子12から機能ブロック17までは同様に3.03nsecとなり、機能ブロック16と17とのクロック信号のタイミングスキューは、3.1-3.03=0.07nsecとなる。

【0023】この値を前述した図9に示す従来例と比較してみる。図9では、比較の便宜上図1と機能上等価なものは全く同じ手法であるとしている。

【0024】ここで外部端子92と入力端子904間の遅延時間を1.5nsec、入力バッファ遅延を1.5nsec、入力バッファ906と機能ブロック96間の遅延を4nsecとし、もう一方の経路で外部端子92と入力端子905の遅延を1.1nsec、機能ブロック907と入力バッファ遅延を0.5nsec、機能ブロック907と97間の遅延を1.5nsecとすると、外部端子92から機能ブロック96に至る遅延時間が1.5+1.5+4=7nsec、外部端子92から機能ブロック97に到る遅延時間が1.1+0.5+1.5=3.1nsecとなり、機能ブロック96と97とのクロック信号のタイミングスキューは7-3.1=3.9nsecもある。

【0025】この3.9nsecの値と光信号による場合のスキュー0.07nsecを比較すれば、光信号によるクロック伝達が機能動作上同一タイミングを必要とするマルチチップモジュール内の1、2か所の点でのタイミング差を小さくする上で圧倒的に有利なことが明らかである。

【0026】図1のA-A'間の断面図を示す図2を参照すると、マルチチップモジュール411の内部にチップ13、14および18が配置され、それぞれ発光素子101と102、発光素子19および外部端子12'を有している。

【0027】チップ13、14および18は、これらのチップ間と外部端子12'とを接続するための配線を配設したモジュール基板212上に配置されている。

【0028】発光素子19より発する光信号は、気密な箱211の側面(スリット)2114を伝搬してチップ13、14の111の内壁に反射しながら受光素子101、102に到る。すなわち、マルチチップモジュール411の内部に111の内壁で反射しながらチップ13、14の111の内壁に反射しながら受光素子101、102に到る。

211が光を透過することとが光信号供給手段である。

【0029】本発明の第2の実施例の断面図を示す図3を参照すると、光信号はマルチチップモジュール外部から光ファイバー324に導かれて入力される。その終端でマルチチップモジュール内のスリット321全体に光を散乱させる。その光をチップ315、316上に配置された発光素子325~329が感知し、図1で説明したように、その近傍に配置された機能ブロックに信号が伝達される。

10 【0030】構成要素31、31'、32および312は図2における構成要素11、11'、12'および212と同じである。

【0031】第3の実施例の断面図を示した図4を参照すると、対向する2つの平面uおよびdのそれぞれに設置されたモジュール基板418および412の2つのモジュール基板を含み、モジュール基板418上のチップに配置された発光素子419から発する光信号をモジュール基板412上のチップ415、416および417上に配置された受光素子420、421および423が受信するもので、モジュール基板412そのものは発光素子を持たず、またモジュール基板412上に搭載されたチップ415~417を含む一体化パッケージを創む。図2の構成要素11'および図3の構成要素31'に相当するパッケージはない。

20 【0032】図4を参照すると、光信号はチップ424を伝搬し、変ってモジュール基板412の上端に空間424を設けたことが光信号供給手段そのものである。尚モジュール基板412の左端端の外部端子42はモジュール基板412を基板dの上に固定する役割とし、基板dの表面に配された配線に接続し、モジュール基板412と電気的接続をはたす役割をこなしたのである。

30 【0033】第4の実施例の断面図を示した図5を参照すると、発光素子59から発する光信号が、マルチチップモジュール51のケース521内の全反射でさえだけ減衰しないで伝搬するように、その内面及びモジュール基板512の少なくともその表面及び搭載されているチップ53の少なくともその表面に、高反射を含む光の反射効率が良い反射層(素材)530を備えたものである。特にマルチチップモジュール51のケース521およびモジュール基板512に表面処理を施さなくても十分な反射効率が得られる素材を用いても良い。

【0034】これによって同図に矢印で示す如く、1回反射で入射する光は何度も反射を繰り返して入射する光より、多くの経路で光信号を減衰率で減らすことができ、受光素子501に到る光強度を強くすることができる。

【0035】これによって受光素子501で光信号を受信していることが知られ、光信号の有無が容易に判別可能で光信号の強度を十分に容易に知ることが出来る。

50 【0036】この経路の事を光信号供給手段と称し、501

7

の点での強度の様子を示した図6を参照すると、発光素子59の光信号が図6-aの波形6aおよび受光素子501に到達した経路の異なる光信号が図6-bの波形6b1、6b2および6b3で、伝搬距離が異なるための伝達時間に差が生じ、また遅く到達する光程は、減衰も激しい。

【0037】こうした到達時間に減衰の度合いの異なる光が重ね合わさって、結果的に図6-cの波形6b1で示す信号が受光素子501で受信される。波形のレベルからパルスレベルへの立上りおよびパルスレベルからロウレベルへの立下りは、上記の理由で鈍ったものになる。この鈍りは、信号のパルス幅に比べて十分小さいものであれば通常はほとんど問題にはならない。

【0038】第5の実施例を断面図で示した図7を参照すると、マルチチップモジュール71のパッケージ内壁のうち、天井部には光の反射率の良い素材730が用いられ、その他の部分とも表面部分には反射率が相対的に低い素材731が用いられたものである。素材730および731は、特に表面だけに限定されるものでなく、マルチチップモジュール71のパッケージもしくはモジュール基板712そのものに反射率の低い素材を用いることを含むものである。

【0039】なお、図7ではマルチチップモジュール71のパッケージ内面や側面にも反射率が相対的に低い素材731が用いられているが、これに限定されるものではない。パッケージ内側面を囲む内面全体に反射率の良い素材730を用いてもよい。

【0040】この図7の構造においては、発光素子79からの光信号は、反射率の良い素材730では殆ど減衰しないで反射されるが、天面の素材731に入射したものはほとんどすべて吸収され、反射して出てくることがない。

【0041】その結果、発光素子701に到達する光信号の経路はかなり限られたものになる。この様子を全面反射率の良い素材を用いた場合との対比を波形図で示した図8を参照すると、波形8aは発光素子79からの光信号が図6の場合と異なり、パルス幅は非常に短い。

【0042】全面に反射率の良い素材を用いると、図6で説明した場合と同様の理由で波形8b1、8b2および8b3に示す波形の合成波は発光素子701で得られるが、パルス幅が短いため早く到達した光と遅く到達した光との大きな位相ずれのために、その合成波は波形8cに示すように、元は矩形波ではなくなったものになる。

【0043】波形8cには比較的上でパルス幅が短い場合として図6-aに示す波形の一例も図示した。無条件として、こうした波形は、電気信号系素子に光が照射されることによる特性変動を防止するために光遮断素材732がチップ73の表面に備えられている。素材732は素材731と同機能を備えた1つの素材によって素材732および731との2層構造にするのでなく、素材732だけにしても良い。

【0044】また、図7ではマルチチップモジュール71

8

前述したように受光素子701に至る光信号の経路は限定されるので701で得られる光の強度は弱まるが位相のズレた光成分がほとんどなくなり、波形8dに示すように波形8aに近い矩形波が得られる。この場合は、単にこの信号を増幅するだけで整形しなくとも十分所定の機能がロジックに供給できるものである。

【0045】また、図7では電気信号系素子に光が照射されることによる特性変動を防止するために光遮断素材732がチップ73の表面に備えられている。素材732は素材731と同機能を備えた1つの素材によって素材732および731との2層構造にするのでなく、素材732だけにしても良い。

【0046】

【発明の効果】上述したように本発明によれば、まず第1に、クロックなどの高速の信号に光信号を用いるに当たって、それをマルチチップモジュールの状態で行うことにより、発光素子および受光素子それぞれに適したチップ製造プロセスの適用が可能になる。この結果として、マルチチップモジュール全体として高性能を有するシステムが実現できる。

【0047】第2には、光信号の理想に近い伝搬時間のために、クロック信号が電気信号のみに頼った場合に対して著しく低減され、高性能のシステムが実現できる。さらに第3には、光信号の伝達経路のうち、反射する部分に反射率の低いものを比較的に使ったものを使い分けることによって、光信号を受け取る位置での光強度、あるいは波形をコントロールすることができ、上記高性能化をより確実なものにすることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示す平面図である。

【図2】図1における点A-A'の断面図である。

【図3】本発明の第2の実施例を示す断面図である。

【図4】本発明の第3の実施例を示す断面図である。

【図5】本発明の第4の実施例を示す断面図である。

【図6】第4の実施例を説明するための波形図である。

【図7】本発明の第5の実施例を示す断面図である。

【図8】第5の実施例を説明するための波形図である。

【図9】従来のマルチチップモジュールの一例を示す平面図である。

【符号の説明】

11、31、51、71、91…マルチチップモジュール

15、17、95、97…発光素子

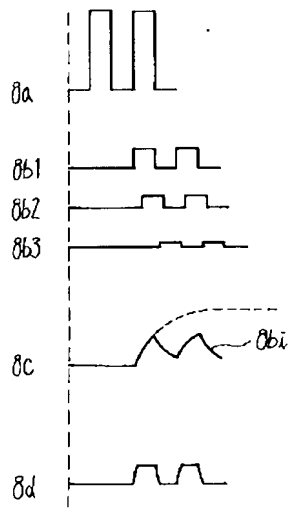
13、14、18、23、24、28、53、58、73、78、93、94、315、316、415、416、117…光遮断素材

100、101、102、201、202、325、329、420、423、501、701…受光素子

19、29、59、79、419…発光素子

212、312、412、418、512、712

【図 8】



【図 9】

